

帝塚山学院大学
TEZUKAYAMA GAKUIN UNIVERSITY

コンピュータ概論(5) アーキテクチャー


中野秀男
帝塚山学院大学非常勤講師
大阪市立大学名誉教授、堺市情報セキュリティアドバイザー

1 コンピュータ概論アーキテクチャ 2021/5/19

1

今日の話

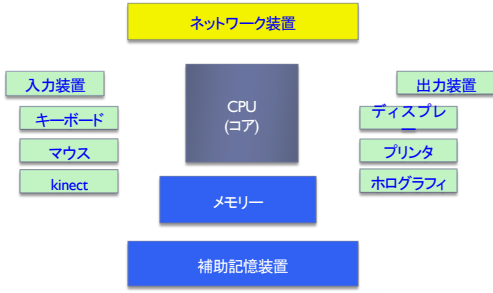
- ▶ コンピュータ概論で使う図
 - ▶ コンピュータアーキテクチャ
- ▶ 今日のポイント
- ▶ 第5章:コンピュータアーキテクチャ
 - ▶ 基本構成
 - ▶ コンピュータの動作
 - ▶ 記憶装置
 - ▶ 入出力装置



▶ 2 コンピュータ概論アーキテクチャ 2021/5/19 帝塚山学院大学
TEZUKAYAMA GAKUIN UNIVERSITY

2

コンピュータアーキテクチャ



▶ 3 コンピュータ概論アーキテクチャ 2021/5/19 帝塚山学院大学
TEZUKAYAMA GAKUIN UNIVERSITY

3

今日のポイント

- ▶ コンピュータの中は「0」と「1」の1ビット
 - ▶ 基本は8ビットで、1バイト
- ▶ メモリーには番地(アドレス)が振ってある
- ▶ メモリーの中に入っているデータは
 - ▶ 純粋にデータの部分と
 - ▶ プログラムとして解釈される部分がある
- ▶ プログラムとして解釈されるデータは命令語と言われ
 - ▶ レジスターと言われる特別なメモリーを使いながら演算する
 - ▶ 例: add R1, R2(加算), jump address(移動), cmp R1, R2(比較)
- ▶ PC(Program Counter)
 - ▶ 特別なレジスターで、実行している命令語のアドレスを保持

4

今日のポイント(1) 0と1の世界

- ▶ コンピュータの中は「0」と「1」の1ビット
 - ▶ 基本は8ビットで、1バイト



5

今日のポイント(2) メモリーにアドレスが

- ▶ コンピュータの中は
 - ▶ 「0」と「1」の1ビット
 - ▶ 基本は8ビットで、1バイト
- ▶ メモリーには番地(アドレス)が振ってある
 - ▶ 0000 0100
 - ▶ 04H, 0x04

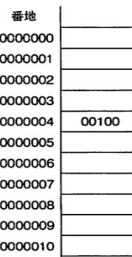



図 5.5 主記憶の構造

6

今日のポイント(3) データとプログラム

- ▶ コンピュータの中は「0」と「1」の1ビット
 - ▶ 基本は8ビットで、1バイト
- ▶ メモリーには番地(アドレス)が振ってある
- ▶ メモリーの中に入っているデータは
 - ▶ 純粋にデータの部分と
 - ▶ プログラムとして解釈される部分がある



7 コンピュータ概論アーキテクチャ 2021/5/19 帝塚山学院大学 TEZUKAYAMA GAKUIN UNIVERSITY

7

今日のポイント(4) 命令語

- ▶ コンピュータの中は「0」と「1」の1ビット
 - ▶ 基本は8ビットで、1バイト
- ▶ メモリーには番地(アドレス)が振ってある
- ▶ メモリーの中に入っているデータは
 - ▶ 純粋にデータの部分と
 - ▶ プログラムとして解釈される部分がある
- ▶ プログラムとして解釈されるデータは命令語と言われ
 - ▶ レジスターと言われる特別なメモリーを使いながら演算する
 - ▶ 例: add R1, R2(加算), jump address(移動), cmp R1, R2(比較)

8 コンピュータ概論アーキテクチャ 2021/5/19 帝塚山学院大学 TEZUKAYAMA GAKUIN UNIVERSITY

8

今日のポイント(5) PC:プログラム・カウンタ


- ▶ コンピュータの中は「0」と「1」の1ビット
 - ▶ 基本は8ビットで、1バイト
- ▶ メモリーには番地(アドレス)が振ってある
- ▶ メモリーの中に入っているデータは
 - ▶ 純粋にデータの部分と
 - ▶ プログラムとして解釈される部分がある
- ▶ プログラムとして解釈されるデータは命令語と言われ
 - ▶ レジスターと言われる特別なメモリーを使いながら演算する
 - ▶ 例: add R1, R2(加算), jump address(移動), cmp R1, R2(比較)
- ▶ PC(Program Counter)
 - ▶ 特別なレジスターで、実行している命令語のアドレスを保持

9 コンピュータ概論アーキテクチャ 2021/5/19 帝塚山学院大学 TEZUKAYAMA GAKUIN UNIVERSITY

9

5.1 基本構成(1)

- ▶ 5.1.1 コンピュータの基本装置
 - ▶ ALU:Arithmetic-Logic Unit
- ▶ 5.1.2 CPU(Central Processing Unit)
 - ▶ GPU: Graphical Processing Unit
- ▶ 5.1.3 主記憶(メモリー)
- ▶ 5.1.4 インタフェース
 - ▶ 表示:VGA,DVI, HDMI



10 コンピュータ概論アーキテクチャ 2021/5/19 帝塚山学院大学 TEZUKAYAMA GAKUIN UNIVERSITY

10

5.1 基本構成(2)

- ▶ 5.1.5 コンピュータシステムの構成
 - ▶ バス
 - ▶ データバス
 - ▶ アドレスバス
 - ▶ 制御バス
 - ▶ 代表的なレジスタ
 - ▶ アドレスレジスタ
 - ▶ データレジスタ
 - ▶ 汎用レジスタ
 - ▶ アキュムレータ
 - ▶ フラグレジスタ
 - ▶ 命令レジスタ
 - ▶ プログラムカウンタ
 - ▶ スタックポインタ



11 コンピュータ概論アーキテクチャ 2021/5/19 帝塚山学院大学 TEZUKAYAMA GAKUIN UNIVERSITY

11

5.2 コンピュータの動作(1)

- ▶ 5.2.1 ノイマン型計算機



- ▶ 5.2.2 機械語
 - ▶ アセンブリ言語
 - ▶ LOAD R0 #100
 - ▶ LOAD R1 100
 - ▶ LOAD R2 %100
 - ▶ プログラム言語
 - ▶ アセンブリ言語

12 コンピュータ概論アーキテクチャ 2021/5/19 帝塚山学院大学 TEZUKAYAMA GAKUIN UNIVERSITY

12

5.2 コンピュータの動作(2)

- ▶ 5.2.3 機械語命令の構造
- ▶ 5.2.4 命令の読み込みと実行
 - ▶ 実行サイクル
- ▶ 5.2.5 割り込み




▶ 13 コンピュータ概論アーキテクチャ 2021/5/19 帝塚山学院大学 TEZUKAYAMA GAKUIN UNIVERSITY

13

5.3 記憶装置

- ▶ 5.3.1 主記憶
 - ▶ メモリ
 - ▶ RAM
- ▶ 5.3.2 補助記憶
- ▶ 5.3.3 キャッシュ
 - ▶ キャッシュ—メモリー—補助記憶
- ▶ 5.3.4 仮想記憶
 - ▶ 主メモリーを補助帰国で拡張して使う

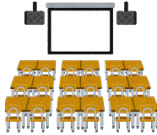


▶ 14 コンピュータ概論アーキテクチャ 2021/5/19 帝塚山学院大学 TEZUKAYAMA GAKUIN UNIVERSITY

14

5.4 入出力装置

- ▶ 5.4.1 入出力装置との通信
 - ▶ 入力
 - ▶ キーボード
 - ▶ マウス
 - ▶ 出力
 - ▶ ディスプレー
 - ▶ プロジェクター
 - ▶ プリンタ
- ▶ 5.4.2 各種通信規格
 - ▶ USB



▶ 15 コンピュータ概論アーキテクチャ 2021/5/19 帝塚山学院大学 TEZUKAYAMA GAKUIN UNIVERSITY

15
